

上篇 习题解答

本篇学习目标

本篇根据《微型计算机原理与汇编语言程序设计》(第二版)教材中所给出的每章思考题与习题,重点介绍解题的基本方法和思路,分析各种题型的特点,给出参考答案,达到举一反三、融会贯通的目的。

应该注意,本书中给出的某些思考题和习题参考答案并不是唯一的,尤其是程序设计类,书中的源程序仅供参考。

通过本篇的学习,读者应:

- 正确理解每章的教学内容和教学要求,了解其在本课程中的地位和作用。
- 通过对思考题与习题的解析,掌握每章中的基本知识和重点内容。
- 掌握解题的基本方法和思路,熟悉解题的基本步骤。
- 在理解给定参考答案的基础上,不断积累经验,积极开拓思路,注重培养分析问题和解决问题的能力。

第 1 章 微型计算机概述——思考题与习题解答

本章的思考题与习题围绕微处理器的发展与特点、计算机基本结构及 CPU 的组成、微型计算机的分类、微型计算机系统组成情况、软硬件功能、微型计算机应用、常用术语及性能指标等方面,重点分析和概括微型计算机的基本知识,要求熟悉和掌握微型计算机的发展历史、工作特点、组成分类、应用领域、常用术语等相关知识,为后续内容的学习打下良好的基础。

一、选择题

1. 冯·诺依曼计算机体系结构的基本特点是()。
A. 运算速度快
B. 存储程序控制
C. 节约元器件
D. 采用堆栈操作
2. 一台完整的微型计算机系统应包括()。
A. 硬件和软件
B. 运算器、控制器和存储器
C. 主机和外部设备
D. 主机和实用程序
3. 微型计算机硬件中最核心的部件是()。
A. 运算器
B. 主存储器
C. CPU
D. 输入输出设备
4. CPU 中应包括的主要部件是()。

- A. 运算器和存储器
B. 运算器和控制器
C. 控制器和存储器
D. 运算器、控制器、寄存器
5. 微型计算机的性能主要取决于()。
A. CPU
B. 主存储器
C. 硬盘
D. 显示器
6. 用于连接计算机系统各部件的总线是()。
A. 芯片级总线
B. 系统总线
C. 局部总线
D. 扩展总线
7. 以下不属于操作系统控制和管理功能的是()。
A. 作业管理
B. 设备管理
C. 存储管理
D. 输入输出管理

【参考答案】1. B 2. A 3. C 4. D 5. A 6. B 7. A

二、填空题

1. 冯·诺依曼计算机体系结构的核心思想是_____，其特点表现在_____。
2. 微型计算机的硬件主要包括_____、_____、_____、_____和_____。
3. 微型计算机系统软件主要包括_____、_____和_____。
4. 字长是指_____；字长越长，计算机处理数据的_____就越高。
5. 主存储器用来存放_____；按照主存储器的功能和性能可分为_____和_____。

【参考答案】

1. ①“存储程序”和“程序控制”；②采用二进制数的形式表示数据和计算机指令；把指令和数据存储在计算机内部的存储器中，且能自动依次执行指令；由运算器、控制器、存储器、输入设备、输出设备等组成计算机硬件。
2. ①微处理器；②主存储器；③辅助存储器；④I/O接口电路；⑤输入/输出设备等。
3. ①系统软件；②程序设计语言；③应用软件等。
4. ①计算机在交换、加工和存放信息时，其信息位最基本的长度，即系统一次传送二进制数的位数；②精度和速度。
5. ①计算机工作中需要操作的数据和程序；②随机存储器(RAM)；③只读存储器(ROM)。

三、判断题

- () 1. 由于物理器件的性能，决定了计算机中的所有信息仍以二进制方式表示。
- () 2. 计算机的字长与计算机的运算速度有关。
- () 3. 计算机数据总线的宽度决定了内存容量的大小。
- () 4. 计算机内部的信息处理可分为数据信息流和控制信息流两类。
- () 5. 微型计算机的硬件和软件之间无严格界线，可相互渗透、相互融合。

【参考答案】1. √ 2. √ 3. × 4. √ 5. √

四、简答题

1. 常见的微机硬件结构由哪些部分组成？各部分的主要功能和特点是什么？

解答：通用微机硬件结构由微处理器、主存储器、辅助存储器、I/O 接口电路、输入/输出设备等部件组成。各部件在计算机内部的信息交换和处理均通过总线实现，如图 1-1 所示。

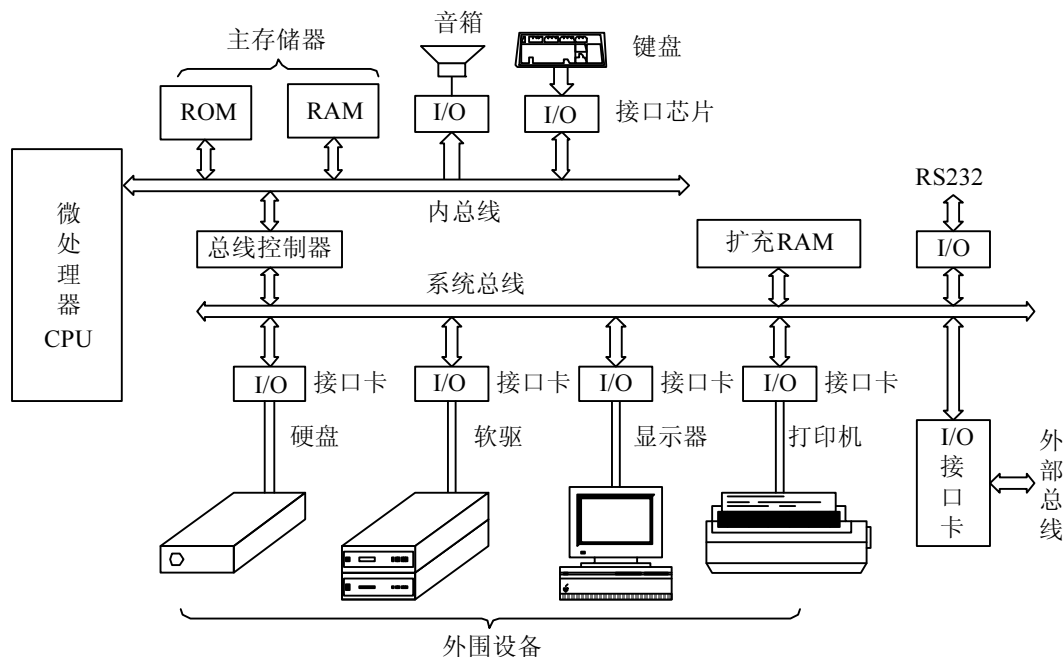


图 1-1 通用微机硬件结构

微机硬件各部分主要功能和特点简述如下：

(1) 微处理器：也称中央处理器（Central Processing Unit, CPU），是微机的核心部件，由运算器、控制器、寄存器组及总线接口部件等组成，负责统一协调、管理和控制微机系统各部件有序地工作。

(2) 主存储器：也称内存储器，用来存放计算机工作中需要操作的数据和程序，CPU 可对主存进行读/写操作。主存储器可分为随机存储器（RAM）和只读存储器（ROM）。RAM 存放当前参与运行的程序和数，其信息可读可写，存取方便，但信息不能长期保留，断电后会丢失；ROM 存放各种固定的程序和数，如开机检测、系统初始化、引导、监控程序等，其信息只能读出，不能重写。

(3) 辅助存储器：也称外存储器，保存当前未使用的大量数据和信息，如磁带存储器、磁盘存储器、光盘存储器等。

(4) I/O 接口电路：其功能是完成微机与外部设备之间的信息交换，一般由寄存器组、专用存储器和控制电路等组成。

(5) 输入/输出设备：是微机系统与外部进行通信联系的主要装置。目前常用的输入/输出设备有键盘、鼠标、显示器、打印机和扫描仪等。

2. 微型计算机中的 CPU 由哪些部件组成？简述各部分的功能。

解答：CPU 是微机的核心部件，由运算器、控制器、寄存器组等组成，负责统一协调、管理和控制微机系统各部件有序地工作。

各部分功能简述如下：

(1) 运算器：也称算术逻辑单元 (Arithmetic Logic Unit, ALU)，可实现加、减、乘、除等算术运算以及与、或、非、比较等逻辑运算，是计算机中负责数据加工和信息处理的主要部件。

(2) 控制器：是硬件系统的控制部件，能自动从内存储器中取出指令，将指令翻译成控制信号，并按时间顺序和节拍发往其他部件，指挥各部件有条不紊地协同工作。

(3) 寄存器组：用于数据准备、调度和缓冲，包括一组通用寄存器和专用寄存器，可存放数据或地址，访问内存储器时可形成各种寻址方式或特定的操作。

3. 什么是微型计算机的总线？定性说明各类总线的作用。

解答：总线是微机系统中各部件共享的信息通道，是一条在部件与部件之间、设备与设备之间、系统与系统之间传送信息的公共通路。微机各种操作就是机器内部定向的信息流和数据流在总线中流动的结果。

根据传送内容的不同，可分成以下 3 种总线：

(1) 数据总线 (Data Bus, DB)：传送数据，实现 CPU 与内存储器或 I/O 设备之间、内存储器与 I/O 设备或外存储器之间的数据传送。数据总线一般为双向总线，总线宽度等于计算机字长。

(2) 地址总线 (Address Bus, AB)：传送地址，实现从 CPU 送地址至内存储器和 I/O 设备，或从外存储器传送地址至内存储器等。地址总线宽度决定 CPU 的寻址能力。

(3) 控制总线 (Control Bus, CB)：传送控制信息、时序和状态信息等，控制信号通过控制总线送往计算机各设备，完成指定的操作。

根据总线在微机中所处的位置及功能，可分成以下 4 种总线：

(1) 芯片级总线：位于 CPU 芯片内部各单元电路之间，作为单元电路之间的信息通路。如 CPU 内部的 ALU、寄存器组、控制器等部件之间的总线。

(2) 系统总线：连接计算机内部各模块的主干线，把微机系统各插件板与主板连在一起，经缓冲器驱动，负载能力较强。

(3) 局部总线：计算机高速外设（如图形卡、网络适配器、硬盘控制器等）与 CPU 总线的传输通道，插在系统总线和 CPU 总线之间，使高速外设能按照 CPU 的速度运行。

(4) 扩展总线：又称通信总线或外部设备总线，是微机系统与系统之间、微机系统与其他仪表或设备之间的信息通路。

4. 微型计算机系统主要由哪些部分组成？各部分的主要功能和特点是什么？

解答：完整的微型计算机系统由硬件系统和软件系统两大部分组成。

硬件系统是由电子部件和机电装置所组成的计算机实体，包括微处理器、主存储器、系统总线、输入/输出接口电路、外部存储器、输入/输出设备等。硬件的基本功能是接收计算机程序，并在程序的控制下完成数据输入、数据处理和输出结果等任务。

软件系统是指为计算机运行工作服务的全部技术资料和各种程序，包括系统软件（如操作系统、语言处理系统、服务型程序等）和应用软件（如用户编写的特定程序、商品化的应用

软件、套装软件等)。软件系统保证计算机硬件的功能得以充分发挥, 并为用户提供一个宽松的工作环境。

5. 微型计算机系统软件的主要特点是什么? 它包括哪些内容?

解答: 系统软件的两个主要特点是:

- 通用性: 其算法和功能不依赖于特定的用户, 无论哪个应用领域都可以使用。
- 基础性: 其他软件都是在系统软件的支持下开发和运行的。

系统软件主要包括以下 3 个方面:

- 操作系统: 是硬件的第一级扩充, 是软件中最基础的部分, 支持其他软件的开发和运行。
- 语言处理系统: 层次上介于应用软件和操作系统之间, 功能是把高级语言程序编写的应用程序翻译成等价的机器语言程序。
- 服务型程序: 是进行软件开发和维护工作中使用的一些软件工具, 能对计算机实施监控、调试、故障诊断等工作。

4. 计算机中参加运算的数及运算结果都应在_____范围内, 如参加运算的数及运算结果_____, 称为数据溢出。

5. 已知某数为 61H, 若为无符号数其真值为_____ ; 若为带符号数其真值为_____ ; 若为 ASCII 码其值代表_____ ; 若为 BCD 码其值代表_____。

6. ASCII 码可以表示_____种字符, 其中起控制作用的称为_____ ; 供书写程序和描述命令使用的称为_____。

7. BCD 码是一种_____表示方法, 按照表示形式可分为_____和_____两种表现形式。

【参考答案】

1. ①2; ② 2^i 。

2. ①数值型数据; ②非数值型数据; ③日常生活中接触到的数字类数据, 可用来表示数量的多少并进行计算处理; ④指常用的字符型数据以及图画、声音和活动图像等, 可以进行信息的转换和传递。

3. ①补码; ②使符号位作为数参加运算, 解决将减法转换为加法运算的问题, 并简化计算机控制线路, 提高运算速度。

4. ①计算机内部所能表示的数值; ②超过计算机规定的数值范围。

5. ①97; ②+97; ③a; ④97。

6. ①128; ②功能码; ③信息码。

7. ①利用二进制编码来表示十进制数; ②压缩 BCD 码; ③非压缩 BCD 码。

三、判断题

() 1. 在计算机中, 数据的表示范围不受计算机字长的限制。

() 2. 计算机中带符号数采用补码表示的目的是为了简化机器数的运算。

() 3. 计算机在运算中产生了数据溢出, 其原因是运算过程中最高位产生了进位。

() 4. “0”的原码和反码各有不同表示, 而“0”的补码表示是唯一的。

() 5. 计算机键盘输入的各类符号在计算机内部均表示为 ASCII 码。

【参考答案】1. × 2. √ 3. √ 4. √ 5. √

四、数制转换题

1. 将下列十进制数分别转化为二进制数、十六进制数和压缩 BCD 码。

(1) 26

(2) 79.15

(3) 125

(4) 228

解答: 十进制整数转换为二进制整数的方法是: 采用基数 2 连续去除该十进制整数, 直至商等于“0”为止, 然后逆序排列余数, 可得到与该十进制整数相应的二进制整数各位的系数值。

十进制小数转换为二进制小数的方法是: 连续用基数 2 去乘以该十进制小数, 直至乘积的小数部分等于“0”, 然后顺序排列每次乘积的整数部分, 可得到与该十进制小数相应的二进制小数各位的系数。

同理, 十进制数转换为十六进制数时, 可参照十进制数转换为二进制数的对应方法来处理。不同之处在于基数换为 16。

十进制数转换为压缩 BCD 码时,将每一位十进制数用 4 位二进制数表示即可。

本题中给出的 4 个十进制数分别转化为二进制数、十六进制数和压缩 BCD 码如表 1-1 所示,表中各数据按照一个字节的长度来表示。

表 1-1 十进制数分别转化为二进制数、十六进制数和压缩 BCD 码

十进制数	二进制数	十六进制数	压缩 BCD 码
26	00011010	1A	0010 0110
79.15	01001111.0010	4F.2	0111 1001.0001 0101
125	01111101	7D	0001 0010 0101
228	11100100	E4	0010 0010 1000

2. 将下列二进制数或十六进制数分别转化为十进制数。

(1) 10110110B (2) 10100101B (3) A8H (4) B5.62 H

解答:二进制数转换为十进制数时,用其各位所对应的系数 1 (系数为 0 时可不必计算)乘以基数为 2 的相应位权,可得到与二进制数相应的十进制数。

同理,十六进制数转换为十进制数时,用其各位所对应的系数乘以基数为 16 的相应位权,可得到与十六进制数相应的十进制数。

本题中的 4 组数分别转化为十进制数的结果如表 1-2 所示。

表 1-2 二进制数、十六进制数分别转化为十进制数

二进制数	十进制数	十六进制数	十进制数
10110110	182	A8	168
10100101	165	B5.62	181.3828125

3. 写出下列带符号十进制数的原码、反码、补码表示(采用 8 位二进制数)。

(1) +26 (2) +75 (3) -38 (4) -119

解答:本题要在熟悉带符号数的原码、反码、补码表示的基础上进行解答。

- 求原码规则:正数的符号位为 0,负数的符号位为 1,其他位按照二进制数来表示其绝对值。
- 求反码规则:对于带符号数,正数的反码与其原码相同,负数的反码为其原码除符号位以外的各位按位取反。
- 求补码规则:正数的补码与其原码相同,负数的补码为其反码在最低位加 1。

本题中的 4 组十进制数的原码、反码、补码按照 8 位二进制数表示如表 1-3 所示。

表 1-3 十进制数的原码、反码、补码表示

十进制数	+26	+75	-38	-119
原码	00011010	01001011	10100110	11110111
反码	00011010	01001011	11011001	10001000
补码	00011010	01001011	11011010	10001001

4. 已知下列补码求其真值。

(1) 97H (2) 3FH (3) 8B4CH (4) 3C2AH

解答：已知某数的补码求其真值可采用以下方法来计算：正数补码的真值等于补码的本身；负数补码转换为其真值时，将负数补码按位求反末位加 1 即可得到该负数补码对应的真值。

本题中 4 个补码所对应的真值（采用十进制数表示）如表 1-4 所示。

表 1-4 给定补码所对应的真值

补码	97H	3FH	8B4CH	3C2AH
真值	-105	+63	-29876	+30762

5. 按照字符所对应的 ASCII 码值，查表写出下列字符的 ASCII 码。

K、R、good、*、\$、ESC、LF、CR

解答：按照给定字符与 ASCII 码编码表的对应关系，本题中的 8 个字符所对应的 ASCII 码值如表 1-5 所示。

表 1-5 给定字符与 ASCII 码的对应关系

字符	K	R	good	*	\$	ESC	LF	CR
ASCII 码	4BH	52H	67H,6FH,6FH,64H	2AH	24H	1BH	0A	0DH

第3章 典型微处理器及其体系结构——思考题与习题解答

本章的思考题与习题围绕着 8086 微处理器的功能结构、寄存器结构、外部引脚特性、存储器和 I/O 组织、工作方式及总线操作、中断系统及其应用、高档微处理器典型结构及功能等内容进行分析。

8086 微处理器从功能结构上可以划分为执行部件和总线接口部件两大部分,这种并行工作方式减少了 CPU 等待取指令的时间,充分利用了总线,有效地提高了 CPU 的工作效率。

8086 微处理器的寄存器使用非常灵活,8086 CPU 可供编程使用的有 14 个 16 位寄存器,按其用途可分为通用寄存器、段寄存器、指针和标志寄存器。

读者要掌握存储器内部的分段管理、物理地址和逻辑地址的换算,以及 I/O 端口的编址方式等内容。

在实际应用中,要理解 8086 工作方式及总线操作,掌握 8086 中断系统的特点及其应用,熟悉高档微处理器的典型结构和各部件功能。

一、选择题

- 在执行部件 EU 中起数据加工与处理作用的功能部件是 ()。
 - ALU
 - 数据暂存器
 - 数据寄存器
 - EU 控制电路
- 以下不属于总线接口部件 BIU 中的功能部件是 ()。
 - 地址加法器
 - 地址寄存器
 - 段寄存器
 - 指令队列缓冲器
- 可用作数据寄存器的是 ()。
 - SI
 - DI
 - SP
 - DX
- 堆栈操作中用于指示栈基址的寄存器是 ()。
 - SS
 - SP
 - BP
 - CS
- 下面 4 个标志中属于符号标志的是 ()。
 - DF
 - TF
 - ZF
 - SF
- 指令指针寄存器 IP 中存放的内容是 ()。
 - 指令
 - 指令地址
 - 操作数
 - 操作数地址
- 8086 系统可访问的内存空间范围是 ()。
 - 0000H~FFFFH
 - 00000H~FFFFFFH
 - $0\sim 2^{16}$
 - $0\sim 2^{20}$
- 8086 最大和最小工作模式的主要差别是 ()。
 - 数据总线的位数不同
 - 地址总线的位数不同
 - I/O 端口数的不同
 - 单处理器与多处理器的不同
- 8086 的中断向量表的作用是 ()。

- A. 存放中断类型号
B. 存放中断服务程序的入口地址
C. 作为中断程序的入口
D. 存放中断服务程序的返回地址
10. 指令 $INT\ n$ 中断是 ()。
- A. 由系统断电引起
B. 由外设请求引起
C. 可用 IF 标志位屏蔽
D. 软件调用的内部中断
- 【参考答案】 1. A 2. B 3. D 4. C 5. D
6. B 7. B 8. D 9. B 10. D

二、填空题

- 8086 微处理器的内部结构由_____和_____组成,前者功能是_____,后者功能是_____。
- 8086 CPU 具有_____条地址线,可直接寻址_____容量的内存空间,其物理地址范围是_____。
- 8086 CPU 在取指令时,会选取_____作为段基值,再加上由_____提供的偏移地址形成 20 位物理地址。
- 8086 CPU 中的指令队列的作用是_____,其长度是_____字节。
- 8086 的标志寄存器共有_____个标志位,分为_____个_____标志位和_____个_____标志位。
- 8086 CPU 为了访问 1MB 内存空间,将存储器进行_____管理;其_____地址是唯一的;偏移地址是指_____;逻辑地址常用于_____。
- 逻辑地址为 2000H:0480H 时,其物理地址是_____,段地址是_____,偏移量是_____。
- 时钟周期是指_____,总线周期是指_____,总线操作是指_____。
- 8086 工作在最大方式时 CPU 引脚 MN/\overline{MX} 应接_____;最大和最小工作方式的应用场合分别是_____。
- 中断的含义是_____;中断源是指_____,可分为_____两种。
- 中断源的识别方法有_____两种,前者的特点是_____,后者的特点是_____。
- 8086 中断系统最多可处理_____种不同中断类型;对应的类型号为_____;每一个中断都有一个_____供 CPU 识别。

【参考答案】

- ①执行部件 EU; ②总线接口部件 BIU; ③负责指令的译码和执行; ④完成 CPU 与存储器或 I/O 设备之间的数据传送。
- ①20 条; ②1MB; ③00000H~FFFFFFH。
- ①代码段寄存器 CS; ②指令指针寄存器 IP。
- ①暂存指令,按“先进先出”的原则进行存取操作; ②6 个。
- ①9; ②6; ③状态; ④3; ⑤控制。
- ①分段; ②物理; ③相当于段基址的偏移量; ④程序设计与调试,以及计算存储器的物理地址。

7. ①20480H; ②2000H; ③0480H。

8. ①CPU 的基本时间计量单位, 由主频决定, 每个时钟周期也称为 T 状态; ②执行总线操作所需要的时间; ③8086 经外部总线对存储器或 I/O 端口进行一次信息的输入或输出过程。

9. ①低电平; ②最大工作方式主要用在中等或大规模的 8086 系统中, 系统中包含有两个或多个微处理器, 其中一个主处理器 8086, 其他处理器称为协处理器; 最小工作方式适合于较小规模的应用, 系统中只有 8086 一个微处理器, 是一个单微处理器系统。

10. ①微机系统实际应用中, 经常会在程序运行时系统内外部出现一些紧急事件, CPU 必须立即强行中止现程序的运行, 改变机器的工作状态并启动相应程序来处理这些事件, 待处理完毕再恢复原来的程序运行, 这一过程称为中断; ②要响应中断, 必须有外部设备或应用程序向 CPU 发出中断请求, 这种引起中断的原因或设备称为中断源; ③内部中断和外部中断。

11. ①软件识别(查询法)和硬件识别(中断矢量); ②软件识别法以软件为主, 即在 CPU 响应中断后执行中断源识别程序来查询中断源; ③硬件识别法由硬件(中断控制器)自动对中断源进行识别和响应, 高速可靠。

12. ①256; ②00H~FFH (0~255); ③中断矢量。

三、判断题

- () 1. 8086 访问内存的 20 位地址总线是在 BIU 中由地址加法器实现的。
- () 2. IP 中存放的是正在执行的指令的偏移地址。
- () 3. 从内存单元偶地址开始存放的数据称为规则字。
- () 4. EU 执行算术和逻辑运算后的结果特征由状态标志位反映。
- () 5. 指令执行中插入 T_1 和 T_w 是为了解决 CPU 与外设之间的速度差异。
- () 6. 8086 系统复位后重新启动时从内存的 FFFF0H 处开始执行。
- () 7. CPU 中断处理的保护断点是把断点处的 IP 值和 CS 值压入堆栈。
- () 8. CPU 在执行当前指令过程中可响应可屏蔽中断。

【参考答案】1. √ 2. × 3. √ 4. √ 5. √ 6. √ 7. √ 8. ×

四、简答题

1. 8086 系统中的存储器分为几个逻辑段? 各段之间的关系如何? 每个段寄存器的作用是什么?

解答: 由于 8086 CPU 提供 20 位地址总线, 可寻址 1MB 存储空间, 而其内部寄存器都是 16 位的, 寻址范围只能为 64KB, 为能对存储器寻址 20 位物理地址, 将 1MB 存储空间划分成若干逻辑段, 8086 当前最多可有 16 个段, 每个逻辑段最多包含 64KB。

CPU 通过 4 个段寄存器来访问不同的段。用程序对段寄存器的内容进行修改, 可实现访问所有段。各逻辑段之间可相互独立, 也可以是连续排列的或者相互重叠, 还可以分开一段距离, 如图 1-2 所示。

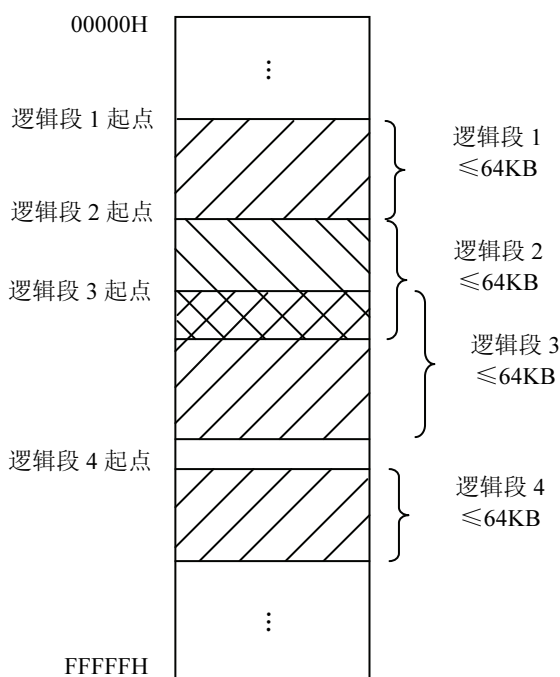


图 1-2 存储器分段示意图

8086 微处理器提供 4 个 16 位段寄存器，存放每一个逻辑段的段起始地址。

(1) 代码段寄存器 CS (Code Segment): 存放程序和常数。在取指令时寻址代码段，其段地址和偏移地址分别由 CS 和 IP 给出。

(2) 数据段寄存器 DS (Data Segment): 保存数据。寻址该段内数据时，其偏移地址即有效地址 EA 通过操作数寻址方式形成。

(3) 堆栈段寄存器 SS (Stack Segment): 给出当前程序所使用的堆栈段地址。在堆栈中，信息存入 (PUSH) 与取出 (POP) 过程为“先进后出”方式。堆栈指针 SP 指示栈顶，其初值由程序员设定。

(4) 附加数据段寄存器 ES (Extra Segment): 用于保存数据。访问该段内数据时，其偏移地址可通过多种寻址方式来形成，但在偏移地址前要加上段说明 (即段跨越前缀 ES)。

2. 解释逻辑地址、偏移地址、有效地址、物理地址的含义，8086 存储器的物理地址是如何形成的？怎样进行计算？

解答：

(1) 逻辑地址是在程序中使用的地址，由段地址和偏移地址两部分组成。逻辑地址表示形式为“段地址:偏移地址”。

(2) 偏移地址是指当前存储数据的地址段基址的相对偏移量。

(3) 有效地址是指访问存储器操作数时，要通过指令寻址方式来找到操作数的位置，寻址得到的地址即为操作数有效地址。

(4) 物理地址是存储器操作数实际存放的地址，是唯一的表示。

8086 存储器的物理地址计算是将段地址左移 4 位加偏移地址形成的，即：

$$\text{物理地址 PA} = \text{段地址} \times 10\text{H} + \text{偏移地址}$$

这个形成过程是在 CPU 总线接口部件 BIU 的地址加法器中完成的，如图 1-3 所示。

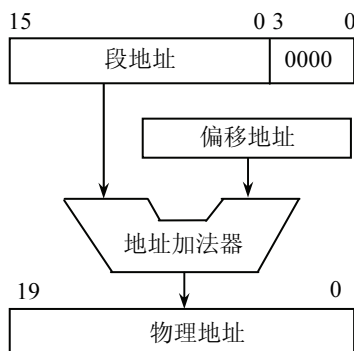


图 1-3 物理地址的形成过程

3. 8086 的最大和最小工作模式的主要区别是什么？如何进行控制？

解答：

(1) 8086 工作在最小模式时，系统只有一个微处理器，且系统所有的控制信号全部由 8086 CPU 提供。

(2) 8086 工作在最大模式时，系统由一个主处理器加上协处理器构成多机系统，控制信号通过总线控制器产生，且系统资源由各处理器共享。

(3) 8086 微处理器最小/最大工作模式由控制线 $\overline{\text{MN}}/\overline{\text{MX}}$ 所处的工作状态而定，当 8086 CPU 的 33 引脚 $\overline{\text{MN}}/\overline{\text{MX}}$ 接 +5V 时，8086 系统处于最小工作方式；把 CPU 的 33 引脚 $\overline{\text{MN}}/\overline{\text{MX}}$ 接地时，系统处于最大工作方式。

4. 什么是外部中断？什么是内部中断？简述中断处理过程。

解答：

(1) 外部中断是指由 CPU 外部硬件电路发出的电信号引起的中断（也称硬件中断），分为非屏蔽中断 NMI 和可屏蔽中断 INTR。

(2) 内部中断是指由 CPU 执行某些指令引起的中断（也称软件中断），如除法出错中断、单步中断、INTO 溢出中断、执行中断指令 INT n 引起的中断。

(3) 由于微机系统自身中断结构的特性，内外部各种中断有不同的轻重缓急，响应中断时，CPU 进行处理的具体过程也不完全一样。微机系统中中断处理过程可分为中断请求、中断响应、中断处理、中断返回等几个步骤。

系统响应中断后，按照中断系统优先级顺序查询中断请求，从内部或外部得到中断类型号。对内部中断，可根据指令中或预先规定的类型号处理中断服务程序。正在执行软件中断时，如有外部中断请求，则在当前中断服务完成后给予响应。对 INTR 请求，先要判断 IF 是否为 1，以决定是否需要响应并从总线上读取中断类型号；对于 NMI 请求则直接响应。

8086 系统对一个中断请求的响应和处理过程如图 1-4 所示。

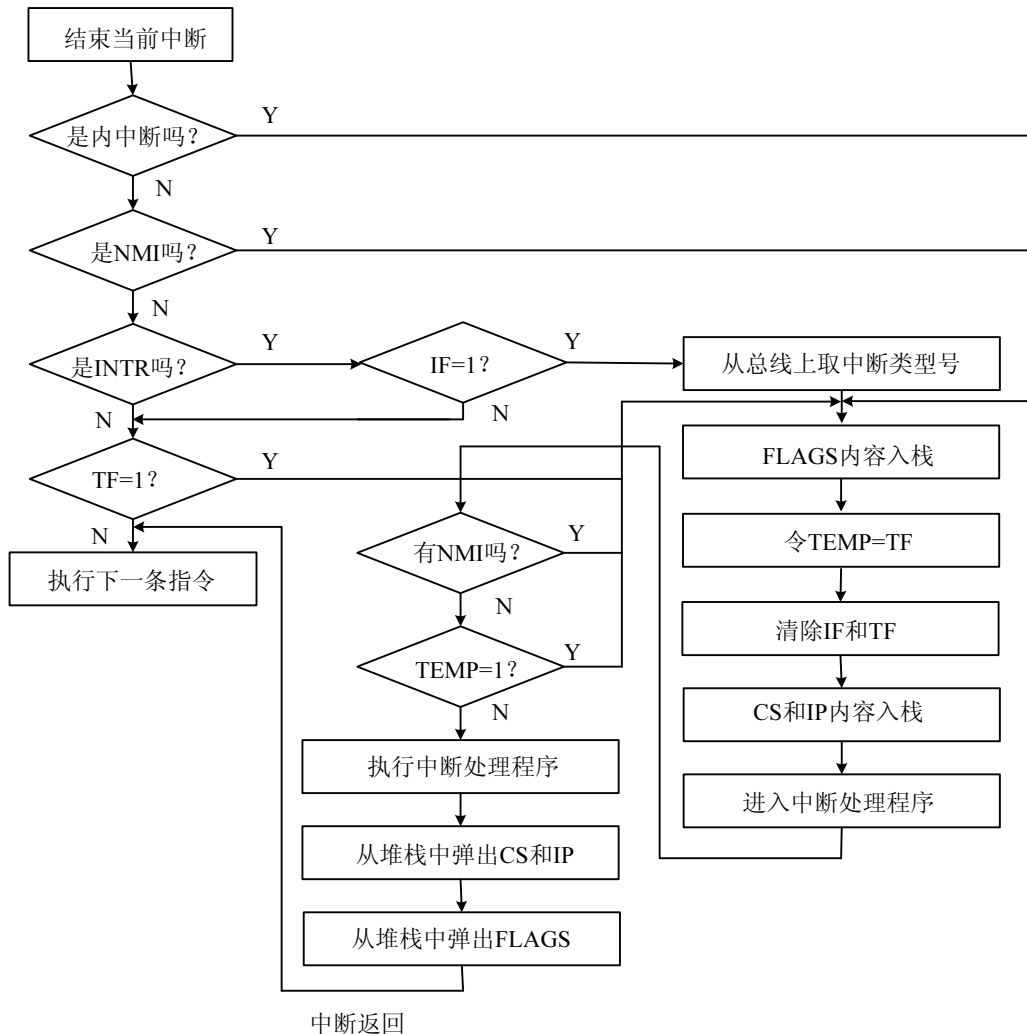


图 1-4 中断请求响应和处理过程

5. 什么是非屏蔽中断，什么是可屏蔽中断？它们要得到 CPU 响应的条件是什么？

解答：

(1) 非屏蔽中断是指 CPU 的 NMI 引脚接收到一个正跳变信号而产生的中断。其响应不受中断允许标志 IF 的控制。非屏蔽中断主要用于处理系统意外或故障，如电源断电、存储器读写错误或受到严重干扰。

(2) 可屏蔽中断是指当一个高电平加到 CPU 的 INTR 引脚，且中断允许标志 IF=1 而产生的中断。当 IF=0 时，INTR 中断请求被屏蔽，系统中所有可屏蔽中断的中断源都先经过中断控制器 8259A 管理后再向 CPU 发出请求。

非屏蔽中断的响应条件：CPU 执行完现行指令后就立即响应中断，非屏蔽中断不受中断允许触发器的影响。

可屏蔽中断的响应条件：必须同时满足 4 个条件 CPU 才能响应可屏蔽中断，即当前总线空闲、CPU 允许中断（即 IF=1）、CPU 执行完现行指令、当前中断级别最高。

可用开中断指令 STI 和关中断指令 CLI 来设置中断允许触发器状态。CPU 复位时，中断允许触发器为“0”，即关中断。为了响应可屏蔽中断请求，必须用 STI 指令来开中断。

6. 简述 Pentium 微处理器的内部组成结构和主要部件的功能，有哪些主要特点。

解答：Pentium（奔腾）微处理器是 Intel 公司 1993 年推出的第 5 代微处理器芯片。该芯片集成了 310 万个晶体管，有 64 条数据线和 36 条地址线。

Pentium 微处理器内部结构主要由总线接口、指令高速缓存器、数据高速缓存器、指令预取缓冲器、寄存器组、指令译码、具有两条流水线的超标量整数处理、具有多用途的超标量流水线浮点处理等部件组成，其内部结构如图 1-5 所示。

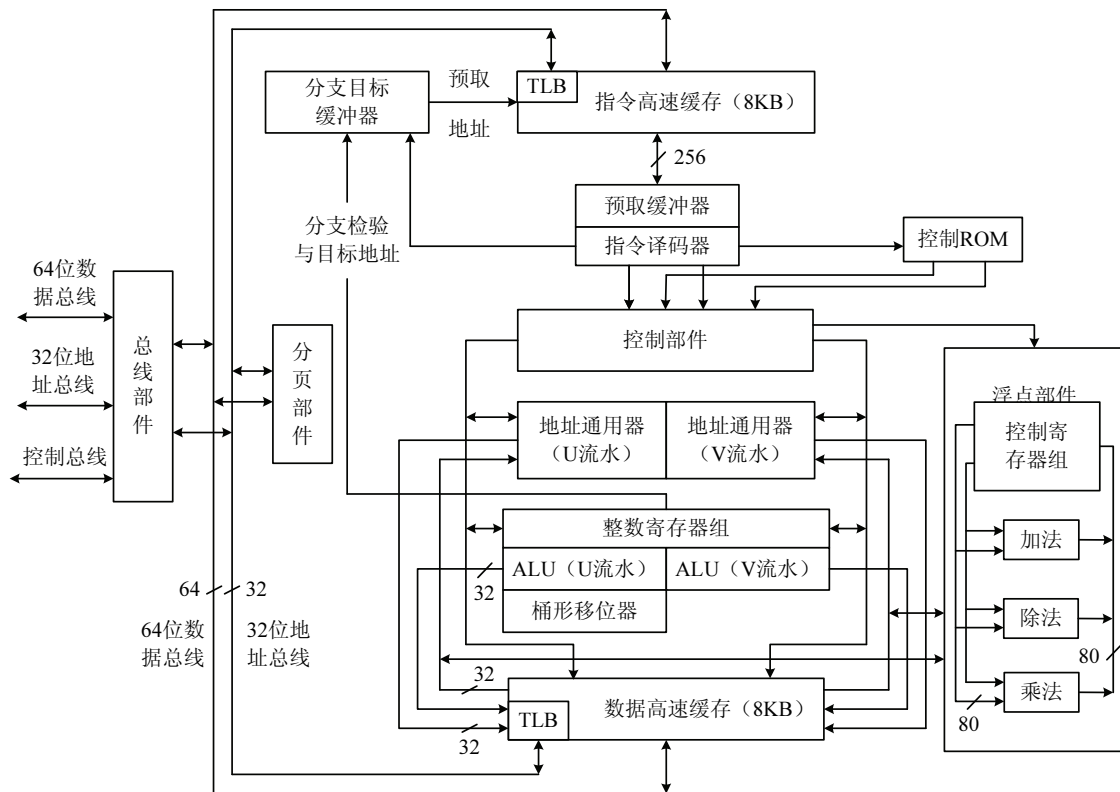


图 1-5 Pentium 微处理器的内部结构

Pentium 微处理器主要部件的功能简述如下：

(1) 超标量整数处理部件：Pentium 微处理器有两条指令流水线，即 U 流水线和 V 流水线。两条流水线都可以执行整数指令，U 流水线还可以执行浮点指令。能在每个时钟周期内同时执行两条整数指令或在每个时钟周期内执行一条浮点指令。

(2) 超标量流水线浮点处理部件：Pentium 微处理器中浮点操作被高度流水线化，并与整数流水线集成在一起。微处理器内部流水线进一步分割成若干个小而快的级段，使指令能在其中以更快的速度通过。每一个超级流水线级段都以数倍于时钟周期的速度运行。

(3) 独立的数据和指令高速缓冲存储器 (Cache)：Pentium 中有两个独立的 8KB 指令

Cache 和 8KB 数据 Cache, 并可扩展到 12KB。允许两个 Cache 同时存取, 使得内部传输效率更高。Pentium 数据 Cache 有两个接口, 分别通向 U 和 V 两条流水线, 以便能同时与两个独立的流水线进行数据交换。

(4) 指令预取缓冲器: Pentium 有两个 32 字节指令预取缓冲器, 通过预取缓冲器顺序处理指令地址, 直到它取到一条分支指令, 分支目标缓冲器将对预取到的分支指令是否导致分支进行预测。

(5) 分支预测部件: 提供分支目标缓冲器来预测程序的转移。每产生一次程序转移时就将该指令和转移目标地址存起来, 可利用存放在分支目标缓冲器中的转移记录来预测下一次程序转移, 以保证流水线的指令预取不会空置。

Pentium 微处理器的技术特点简述如下:

(1) Pentium 采用了新的体系结构, 两条流水线与浮点部件能独立工作, 两个超高速缓冲存储器比只有一个指令与数据合用的超高速缓冲存储器更为先进。Pentium 还将常用指令固化, 指令执行由硬件实现, 从而大大提高了指令的执行速度。

(2) Pentium 内部总线为 32 位, 但其外部数据总线却为 64 位, 在一个总线周期内, 将数据传送量增加了一倍。Pentium 还支持多种类型的总线周期, 包括突发模式, 该模式下可在一个总线周期内装入 256 位数据。

(3) Pentium 对寄存器做了扩充, 标志寄存器增加了 3 位; 控制寄存器中增加了一个 CR4; 增加了专用寄存器, 用来控制可测试性、执行跟踪、性能监测和机器检查错误等。

(4) Pentium 还对数据 Cache 增加了回写能力, 延迟写操作一方面使处理器可用这段时间去进行别的计算, 另一方面也减少了连接 Cache 和主存的总线总的使用时间, 在多个处理器共享存储器时这一点尤为重要。

(5) Pentium 处理器使用新型浮点指令部件, 其中 3 个最常用的浮点操作 (加、乘和除) 用硬件实现, 大大提高了运算速度, 大多数浮点指令都可在一个时钟周期内完成。

五、分析题

1. 在内存有一个由 20 个字节组成的数据区, 其起始地址为 1200H:0010H。计算出该数据区在内存的首末单元的实际地址。

分析: 本题重点考查的是逻辑地址与物理地址的转换。题中数据段基值为(DS)=1200H, 偏移地址为 0010H, 20 个字的数据区占用 40 个 (0~27H) 存储单元。

解答:

数据区在内存的首地址=(DS)×10H+偏移地址=1200H×10H+0010H=12010H

数据区在内存的末地址=12010H+27H=12037H

2. 有两个 16 位的字数据 32D7H 和 2E8FH, 它们在 8086 系统存储器中的物理地址分别为 10210H 和 10212H, 试画出它们的存储示意图。

解答: 数据在内存单元中按照字节进行存储, 本题中给出 2 个字数据, 其在内存中占用 4 个存储单元, 且低字节在低位存储, 高字节在高位存储。本题的数据存储示意如图 1-6 所示。

内存单元	物理地址
D7H	10210H
32H	10211H
8FH	10212H
2EH	10213H

图 1-6 字数据的存储示意

3. 在内存中有一个程序段，其保存位置为(CS)=13A0H，(IP)=0110H，当计算机执行该程序段指令时，分析实际启动的物理地址是多少？

解答：按照物理地址的计算方法可得本程序段实际启动的物理地址。

物理地址=(CS)×10H+(IP)

$$=13A0H \times 10H + 0110H$$

$$=13B10H$$